

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant : Kazutaka Inukai Art Unit : Unknown
Serial No. : New Application Examiner : Unknown
Filed : December 23, 2003
Title : ELECTRONIC CIRCUIT, ELECTRONIC DEVICE AND PERSONAL
COMPUTER

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

TRANSMITTAL OF PRIORITY DOCUMENT UNDER 35 USC §119

Applicant hereby confirms his claim of priority under 35 USC §119 from the following application:

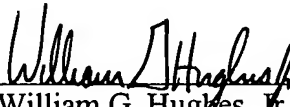
Japan Application No. 2002-382636 filed December 27, 2002

A certified copy of the application from which priority is claimed is submitted herewith.

Please apply any charges or credits to Deposit Account No. 06-1050.

Respectfully submitted,

Date: December 23, 2003



William G. Hughes, Jr.
Reg. No. 46,112

Customer No. 26171
Fish & Richardson P.C.
1425 K Street, N.W., 11th Floor
Washington, DC 20005-3500
Telephone: (202) 783-5070
Facsimile: (202) 783-2331

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 2 年 1 2 月 2 7 日
Date of Application:

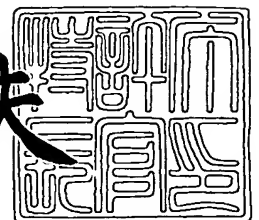
出 願 番 号 特 願 2 0 0 2 - 3 8 2 6 3 6
Application Number:
[ST. 10/C]: [J P 2 0 0 2 - 3 8 2 6 3 6]

出 願 人 株式会社半導体エネルギー研究所
Applicant(s):

2 0 0 3 年 1 0 月 2 8 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



出証番号 出証特 2 0 0 3 - 3 0 8 9 0 4 4

【書類名】 特許願

【整理番号】 P006877

【提出日】 平成14年12月27日

【あて先】 特許庁長官 太田 信一郎 殿

【発明者】

 【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

 【氏名】 犬飼 和隆

【特許出願人】

 【識別番号】 000153878

 【氏名又は名称】 株式会社半導体エネルギー研究所

 【代表者】 山崎 舜平

【手数料の表示】

 【予納台帳番号】 002543

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

 【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 電子回路及び電子機器

【特許請求の範囲】

【請求項 1】

複数のトランジスタを備えた駆動用素子を有する電子回路であって、
電流入力時には該複数のトランジスタは直列接続状態となり、電流出力時には
該複数のトランジスタは並列接続状態となることを特徴とする電子回路。

【請求項 2】

複数のトランジスタを備えた駆動用素子を有する電子回路であって、
該複数のトランジスタに、直列接続状態と、並列接続状態とをとらせる手段を
有し、
入力された電流を増幅して出力することを特徴とする電子回路。

【請求項 3】

入力された電流を増幅して出力する電子回路であって、
複数のトランジスタを備えた駆動用素子と、スイッチと、を有し、
該複数のトランジスタの各ゲートは、互いに接続されており、
該複数のトランジスタの各々は、ソースまたはドレインのうち少なくとも一方
が、該複数のトランジスタの他の一つのソースまたはドレインに接続されてお
り、
前記スイッチの切換えにより、該複数のトランジスタが直列接続状態、並列接
続状態のいずれにもなることを特徴とする電子回路。

【請求項 4】

第 k のトランジスタ ($k = 1$ 乃至 n) でなる n 個のトランジスタと、
第 1 および第 2 のスイッチと、
を有する電子回路であって、
前記第 k のトランジスタのゲートは、それぞれ、電氣的に接続されており、
前記第 k のトランジスタのソースおよびドレインの一方は、それぞれ、前記第
1 のスイッチに電氣的に接続されており、
前記第 k のトランジスタのソースおよびドレインの他方は、それぞれ、前記第

2 のスイッチに電氣的に接続されており、

前記電子回路に電流が入力される時には、前記第 k のトランジスタにおいては、前記第 $(k-1)$ のトランジスタから前記第 k のトランジスタを通り前記第 $(k+1)$ のトランジスタへ電流が流れ、

前記電子回路に電流が出力する時には、前記第 k のトランジスタにおいては、前記第 2 のスイッチに接続されている側から前記第 1 のスイッチに接続されている側へ電流が流れることを特徴とする電子回路。

【請求項 5】

前記複数のトランジスタが、全て p チャンネル型又は全て n チャンネル型であることを特徴とする請求項 1 乃至 4 のいずれか一項に記載の電子回路。

【請求項 6】

前記複数のトランジスタの、チャンネル長、チャンネル幅、絶縁層膜厚が全て等しいことを特徴とする請求項 1 乃至 4 のいずれか一項に記載の電子回路。

【請求項 7】

前記複数のトランジスタが、TFTであることを特徴とする請求項 1 乃至 4 のいずれか一項に記載の電子回路。

【請求項 8】

請求項 1 乃至 7 のいずれか一項に記載の前記電子回路を使用していることを特徴とする集積回路。

【請求項 9】

請求項 1 乃至 7 のいずれか一項に記載の前記電子回路を使用しており、ガラス基板上に作製されていることを特徴とするシステム回路。

【請求項 10】

請求項 1 乃至 7 のいずれか一項に記載の前記電子回路を使用していることを特徴とする電子機器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は電子回路、特に電流データを増幅する電子回路の技術に関する。また

前記電子回路をその一部に使用した集積回路（ＩＣ）或いはシステム回路、さらには前記ＩＣ或いはシステム回路を搭載した電子機器に関する。

【 0 0 0 2 】

【従来の技術】

高性能化・コンパクト化（小型化）・省電力化の進む電子機器においては、その内部に使用されるＩＣ（集積回路）にも高性能化・小型化・高集積化の要求があり、それは強まる一方である。従来の一般的なバルクシリコン（シリコンウェファ）を用いたＭＯＳＦＥＴ（電界効果トランジスタ）ＩＣでは、これまでも高性能化・小型化・高集積化が着実に進められてきたが、今後もこの傾向は続くと思われる。

【 0 0 0 3 】

さらに、今後特に高性能化・小型化・高集積化すべきＩＣとして、薄膜トランジスタ（ＴＦＴ）によるＩＣもある。

【 0 0 0 4 】

近年小型表示装置分野から普及し始めた多結晶珪素（ポリシリコン）ＴＦＴ使用のアクティブマトリクス型（ＡＭ型）液晶表示装置（ＬＣＤ）は、画素部に画像信号を記憶できる点だけでなく、駆動回路等をパネル上に集積できる点が大きな利点の一つである。すなわち従来のＰＭ型（パッシブマトリクス型）やアモルファスシリコンＴＦＴ使用のＡＭ型では、駆動回路等は別個にチップ化されたＩＣを使わざるを得なかったために、モジュールが大きく複雑となっていた。が、駆動回路等をパネル上に集積するポリシリコンＴＦＴ使用のＡＭ型では、モジュールが大幅に縮小されるようになった。

【 0 0 0 5 】

また駆動回路等をパネル上に集積できることは、表示装置画面の高精細化にも大きな役割を果たす。表示装置画面における最小可能画素ピッチは、駆動回路をパネル上に集積しない場合には、パネル上にある、外付けＩＣとの接続端子の間隔に依存する。駆動回路をパネル上に集積すると、この依存関係から解放されるためである。

【 0 0 0 6 】

現在ポリシリコンTFT使用のAM型LCDにおいてパネル上に集積される回路は、駆動回路を中心とする比較的簡単な回路にとどまっている。しかし今後パネル上に集積される回路を徐々に高性能化・小型化・高集積化して、パネルをさらに高度化・複雑化・多機能化させてゆくことは不可避である。

【0007】

パネル上に新たに集積されるべき回路は種々あるが、電流データを増幅する回路も、その一つの候補である。

【0008】

AM型LCD同様に、パネル上に集積される回路の高性能化・小型化・高集積化が必要なのが、AM型OLED（有機発光ダイオード）表示装置である。OLED表示装置は現在、PM型のみが実用化されているが、ポリシリコンTFT使用のAM型も実用化を目指し急速に開発が進められている。そして電圧駆動の液晶と異なりOLEDは電流駆動であることから、OLED表示装置においては画像信号を電流データとして扱う手法が主流となりつつある。その場合画像信号を処理する過程で、電流データ増幅回路の必要性は非常に高くなる。

【0009】

電流データを増幅する回路として最も一般的なものは、カレントミラー回路である。カレントミラー回路の例を図3に示す。

【0010】

【発明が解決しようとする課題】

カレントミラー回路を使用して、入力電流を増幅する場合の説明をする。ここでは入力電流を2倍に増幅する場合を例にとり、説明することにする。以下、トランジスタは理想的なMOSFETであるとし、チャネルサイズは、長 L 、幅 W 、絶縁層膜厚 d とする。

【0011】

トランジスタ312とトランジスタ313の d は等しいとする。トランジスタ312の W/L とトランジスタ313の W/L との比は、1:2とする。

【0012】

電流データの入力時には、トランジスタ315と316を共にオン状態にして

、320～321間に電流を流す。電流値が定常になったら、トランジスタ316をオフし、トランジスタ315もオフとする。トランジスタ313を飽和領域にて動作させれば、出力電流値は入力電流値の約2倍となる。

【0013】

もしトランジスタ312と313の電気的特性（しきい電圧値、電界効果移動度等）が揃っていれば、出力電流値は正確に入力電流値の2倍となる。すなわち、電流データの正確な増幅が行われる。しかしトランジスタ312と313の電気的特性にバラつきが存在すると、バラつき方に依存して増幅が不正確となってしまう。

【0014】

ポリシリコンTFTは一般に、結晶粒界における欠陥等に起因して、TFTの電気的特性にバラつきが生じやすい。図3の回路でも、トランジスタ312と313を隣接してレイアウトすることにより、僅かではあるが電気的特性のバラつきが生じにくくすることはできる。しかし電流値の正確性が要求される場合には、電流データ増幅回路として図3のようなカレントミラー回路を使用することは難しい。

【0015】

そこで本発明は、ポリシリコンTFTのように電気的特性にバラつきが大きいトランジスタを使用しても、出力電流値が正確となる電流データ増幅回路を提供することを課題とする。

【0016】

【課題を解決するための手段】

本発明の電流データ増幅回路は、複数のトランジスタを備えた駆動用素子を有する電子回路であって、該複数のトランジスタに直列接続状態と並列接続状態をとらせる手段を有し、入力された電流を増幅して出力することを特徴とする。あるいは本発明の電流データ増幅回路は、複数のトランジスタを備えた駆動用素子を有する電子回路であって、電流入力時には該複数のトランジスタは直列接続状態となり、電流出力時には該複数のトランジスタは並列接続状態となることを特徴とする。

【0017】

または本発明の電流データ増幅回路は、入力された電流を増幅して出力する電子回路であって、

複数のトランジスタを備えた駆動用素子と、スイッチと、を有し、該複数のトランジスタの各ゲートは互いに接続されており、該複数のトランジスタの各々はソースまたはドレインのうち少なくとも一方が、該複数のトランジスタの他の一つのソースまたはドレインに接続されており、前記スイッチの切換えにより該複数のトランジスタが直列接続状態、並列接続状態のいずれにもなることを特徴とする。

【0018】

もしくは本発明の電流データ増幅回路は、第 k のトランジスタ ($k = 1$ 乃至 n) でなる n 個のトランジスタと、第 1 および第 2 のスイッチと、を有する電子回路であって、

前記第 k のトランジスタのゲートは、それぞれ電氣的に接続されており、前記第 k のトランジスタのソースおよびドレインの一方は、それぞれ前記第 1 のスイッチに電氣的に接続されており、前記第 k のトランジスタのソースおよびドレインの他方は、それぞれ、前記第 2 のスイッチに電氣的に接続されており、

前記電子回路に電流が入力される時には、前記第 k のトランジスタにおいては、前記第 $(k - 1)$ のトランジスタから前記第 k のトランジスタを通り前記第 $(k + 1)$ のトランジスタへ電流が流れ、前記電子回路に電流が出力する時には、前記第 k のトランジスタにおいては、前記第 2 のスイッチに接続されている側から前記第 1 のスイッチに接続されている側へ電流が流れることを特徴とする。

【0019】

本発明の電流データ増幅回路は、絶縁基板上にポリシリコン膜等の TFT を用いて作成することができる。勿論、バルクシリコン (ウェファ) のトランジスタで作成することも可能である。本発明の電流データ増幅回路は、信号処理回路、制御回路やインターフェイス回路等の電子機器のシステム回路等の IC に使用することができる。また本発明の電流データ増幅回路は、表示装置の駆動回路にも用いることができる。

【0020】

なお本発明の電流データ増幅回路における、駆動用素子に備えられた複数のトランジスタは、構造上のパラメータ（チャネル長 L 、チャネル幅 W 、絶縁層膜厚 d 等）及びチャネル型については、等しくすることが必須とまではいえないが、特別な必要性がない限り等しくしておくのがよい。以下の例では、全て該パラメータ及びチャネル型は等しいものとしておく。

【0021】

【発明の実施の形態】

（実施の形態1）

本発明の電流データ増幅回路の概略について図1、図2を用いて説明する。

まず図1について説明する。図1（A）は本発明の電流データ増幅回路の一例を示したものである。図1（B）は、図1（A）の駆動用素子を3つのトランジスタで表記し直したものである。

【0022】

図1（A）（B）の電流データ増幅回路は、駆動用素子15以外に、第1スイッチ12、第2スイッチ13、第3スイッチ14、第4スイッチ18を有する。図1の第1～第4の各スイッチは、○（白丸）または●（黒丸）の点が該スイッチの制御部であり、この制御部への信号により、他の複数の各点が一斉に導通もしくは開放となるものである。制御部○（白丸）はローアクティブ（ロー信号の時に導通）、制御部●（黒丸）はハイアクティブ（ハイ信号の時に導通）を示す。第1スイッチ12、第2スイッチ13、第3スイッチ14、第4スイッチ18が、駆動用素子に備えられた複数のトランジスタが並列接続状態と、直列接続状態とを、とらせる手段に相当する。

【0023】

図1（E）は、図1（A）の駆動用素子ばかりでなく各スイッチもトランジスタで表記した例である。勿論、各スイッチをこれ以外のトランジスタ構成で表記することも可能であり、これに限定される訳ではない。また第1スイッチ12や第2スイッチ13など、3個以上の点を同時に導通・開放するものは、任意の一部分を分離させて、他部分とは独立に制御するようにしてもよい。

【0024】

図1 (A) (B) において、21は電流データ入力線、22は出力線、23は高電位電源線、24は第1制御線、25は第2制御線である。

【0025】

第1スイッチ12、第2スイッチ13、第3スイッチ14、第4スイッチ18は、電流データの入力時と出力時において次のように制御する。電流データの入力時には、第1スイッチ12と第2スイッチ13をオフ（開放）にし、第3スイッチ14と第4スイッチ18をオン（導通）にする。逆に電流データの出力時には、第1スイッチ12と第2スイッチ13をオン（導通）にし、第3スイッチ14と第4スイッチ18をオフ（開放）にする。その結果を示したのが図2 (C) (D) である。図2 (C) は電流データ入力時の電流経路を太線で示し、図2 (D) は電流データ出力時の電流経路を太線で示している。図2 (C) では駆動用素子の3つのトランジスタに直列状態で電流が流れ、図2 (D) では該3つのトランジスタに並列状態で電流が流れる。

【0026】

図1の駆動用素子の3つのトランジスタが、各々電気的特性が等しい場合には、出力電流は入力電流の9倍の大きさとなる。一般に駆動用素子が n 個の電気的特性が等しいトランジスタよりなる場合には、出力電流は入力電流の n^2 倍の大きさとなる。

【0027】

ただし駆動用素子の3つのトランジスタが、各々電気的特性が多少のバラつきをもっていると、出力電流は入力電流の9倍の大きさから前記バラつきに対応して若干ズレを生じる。もっとも、このズレの大きさは図3のカレントミラー回路を使用した場合に比較すれば、小さなものとなる。従って本発明の電流データ増幅回路は、トランジスタの電気的特性に多少のバラつきが生じることが不可避免の場合に有効である。

【0028】

なお図1の駆動用素子の3つのトランジスタについては、各々ソースとドレインは対称形であることが望ましい。トランジスタ15bは、電流データ入力時と

出力時において、電流の向きが反転するためである。もっとも、本発明の電流データ増幅回路が、必ずしもソースとドレインが対称形であることを要求するわけではないのは勿論である。

【0029】

(実施の形態2)

次に図2について説明する。図2(A)～(D)は、本発明の電流データ増幅回路の他の4例を示したものである。もっとも本発明の電流データ増幅回路は多くの変形があつて全てを掲載することはできず、図2も代表的な例にすぎない。

【0030】

図2の第1～第4の各スイッチについては、図1と同様である。○(白丸)または●(黒丸)の点が該スイッチの制御部であり、この制御部への信号により、他の複数の各点が一斉に導通もしくは開放となる。制御部○(白丸)はローアクティブ(ロー信号の時に導通)、制御部●(黒丸)はハイアクティブ(ハイ信号の時に導通)を示す。図2の各スイッチは図1(E)同様、トランジスタを用いて例示することが可能であるが、簡潔にするために省略する。

【0031】

図2(A)は、駆動用素子をnチャネル型のトランジスタで構成し、電流の向きを図1の場合と反転させた一例である。同時に第3スイッチを14と19の2つに分けることで、動作ノイズの影響の軽減も図っている一例である。

【0032】

図2(A)は駆動用素子を3つのトランジスタで構成している。図2(A)の電流データ増幅回路は、駆動用素子15以外に、第1スイッチ12、第2スイッチ13、第3スイッチ14、19、第4スイッチ18を有する。第1スイッチ12、第2スイッチ13、第3スイッチ14、19、第4スイッチ18が、駆動用素子に備えられた複数のトランジスタに並列接続状態と、直列接続状態とを、とらせる手段に相当する。

【0033】

図2(A)において、21は電流データ入力線、22は出力線、23は低電位電源線、24は第1制御線、25、26は第2制御線である。

【0034】

第1スイッチ12、第2スイッチ13、第3スイッチ14、19、第4スイッチ18は、電流データの入力時と出力時において次のように制御する。電流データの入力時には、第1スイッチ12と第2スイッチ13をオフにし、第3スイッチ14、19、第4スイッチ18をオンにする。逆に電流データの出力時には、第3スイッチ14、19、第4スイッチ18をオフにし、第1スイッチ12と第2スイッチ13をオンにする。その結果、電流データ入力時には駆動用素子の3つのトランジスタ15a、15b、15cに直列状態で電流が流れ、電流データ出力時には駆動用素子の3つのトランジスタ15a、15b、15cに並列状態で電流が流れる。

【0035】

また電流データの入力から出力に切替える時、第3スイッチ14、第4スイッチ18をオフにする前に、第3スイッチ19をオフにするとよい。これにより、動作ノイズの影響の軽減を図ることができる。

【0036】

図2(A)の駆動用素子の3つのトランジスタが、各々電気的特性が等しい場合には、出力電流は入力電流の9倍の大きさとなる。一般に駆動用素子が n 個の電気的特性が等しいトランジスタよりなる場合には、出力電流は入力電流の n^2 倍の大きさとなる。

【0037】

ただし駆動用素子の3つのトランジスタが、各々電気的特性が多少のバラつきをもっていると、出力電流は入力電流の9倍の大きさから前記バラつきに対応して若干ズレを生じる。もっとも、このズレの大きさは図3のカレントミラー回路を使用した場合に比較すれば、小さなものとなる。従って本発明の電流データ増幅回路は、トランジスタの電気的特性に多少のバラつきが生じることが不可避免の場合に有効である。

【0038】

なお図2(A)の駆動用素子の3つのトランジスタについては、各々ソースとドレインは対称形であることが望ましい。トランジスタ15bは、電流データ入

力時と出力時において、電流の向きが反転するためである。もっとも、一般的に本発明の電流データ増幅回路が、ソースとドレインが対称形であることを要求するわけではないのは勿論である。

【0039】

図2 (B) は、駆動用素子を2つのトランジスタで構成した一例である。同時に、第2スイッチ13を縮小するとともに制御線を一本化し、省面積化を図っている。また容量16の接続先をGNDにしている。

【0040】

図2 (B) の電流データ増幅回路は、駆動用素子15以外に、第1スイッチ12、第2スイッチ13、第3スイッチ14を有する。第1スイッチ12、第2スイッチ13、第3スイッチ14が、駆動用素子に備えられた複数のトランジスタに、直列接続状態と、並列接続状態をとらせる手段に相当する。

【0041】

図2 (B) において、21は電流データ入力線、22は出力線、23は高電位電源線、24は制御線である。

【0042】

第1スイッチ12、第2スイッチ13、第3スイッチ14は、電流データの入力時と出力時において次のように制御する。電流データの入力時には、第1スイッチ12と第2スイッチ13をオフ（開放）にし、第3スイッチ14をオン（導通）にする。逆に電流データの出力時には、第1スイッチ12と第2スイッチ13をオン（導通）にし、第3スイッチ14をオフ（開放）にする。その結果、電流データ入力時には駆動用素子の2つのトランジスタ15a、15bに直列状態で電流が流れ、電流データ出力時には駆動用素子の2つのトランジスタ15a、15bに並列状態で電流が流れる。

【0043】

図2 (B) では、容量16は、駆動用素子の2つのトランジスタのゲート電極とGNDとの間に設置されている。ただし23は常時定電位であるから、容量16は、駆動用素子の2つのトランジスタのゲートソース間の書込み時電圧を保持する機能は果たす。その点では結局、図1の例や図2の他の3例と変わるところ

はない。

【0 0 4 4】

図 2 (B) の駆動用素子の 2 つのトランジスタが、各々電気的特性が等しい場合には、出力電流は入力電流の 4 倍の大きさとなる。一般に駆動用素子が n 個の電気的特性が等しいトランジスタよりなる場合には、出力電流は入力電流の n^2 倍の大きさとなる。

【0 0 4 5】

ただし駆動用素子の 2 つのトランジスタが、各々電気的特性が多少のバラつきをもっていると、出力電流は入力電流の 4 倍の大きさから前記バラつきに対応して若干ズレを生じる。もっとも、このズレの大きさは図 3 のカレントミラー回路を使用した場合に比較すれば、小さなものとなる。従って本発明の電流データ増幅回路は、トランジスタの電気的特性に多少のバラつきが生じることが不可避の場合に有効である。

【0 0 4 6】

なお図 2 (B) の駆動用素子の 2 つのトランジスタについては、各々ソースとドレインは対称形であることが望ましい。トランジスタ 1 5 a は、電流データ入力時と出力時において、電流の向きが反転するためである。もっとも、一般的に本発明の電流データ増幅回路が、ソースとドレインが対称形であることを要求するわけではないのは勿論である。

【0 0 4 7】

図 2 (C) は、駆動用素子のトランジスタの接続の仕方を図 1 の場合と変えた一例である。

【0 0 4.8】

図 2 (C) は駆動用素子を 3 つのトランジスタで構成している。図 2 (C) の電流データ増幅回路は、駆動用素子 1 5 以外に、第 1 スイッチ 1 2、第 2 スイッチ 1 3、第 3 スイッチ 1 4、第 4 スイッチ 1 8 を有する。第 1 スイッチ 1 2、第 2 スイッチ 1 3、第 3 スイッチ 1 4、第 4 スイッチ 1 8 が、駆動用素子に備えられた複数のトランジスタに、並列接続状態と直列接続状態とをとらせる手段に相当する。

【0049】

図2 (C) において、21は電流データ入力線、22は出力線、23は高電位電源線、24は第1制御線、25は第2制御線である。

【0050】

第1スイッチ12、第2スイッチ13、第3スイッチ14、第4スイッチ18は、電流データの入力時と出力時において次のように制御する。電流データの入力時には、第1スイッチ12と第2スイッチ13をオフにし、第3スイッチ14、第4スイッチ18をオンにする。逆に電流データの出力時には、第1スイッチ12と第2スイッチ13をオンにし、第3スイッチ14、第4スイッチ18をオフにする。その結果、電流データ入力時には駆動用素子の3つのトランジスタ15a、15b、15cに直列状態で電流が流れ、電流データ出力時には駆動用素子の3つのトランジスタ15a、15b、15cに並列状態で電流が流れる。

【0051】

図2 (C) の駆動用素子の3つのトランジスタが、各々電気的特性が等しい場合には、出力電流は入力電流の9倍の大きさとなる。一般に駆動用素子が n 個の電気的特性が等しいトランジスタよりなる場合には、出力電流は入力電流の n^2 倍の大きさとなる。

【0052】

ただし駆動用素子の3つのトランジスタが、各々電気的特性が多少のバラつきをもっていると、出力電流は入力電流の9倍の大きさから前記バラつきに対応して若干ズレを生じる。もっとも、このズレの大きさは図3のカレントミラー回路を使用した場合に比較すれば、小さなものとなる。従って本発明の電流データ増幅回路は、トランジスタの電気的特性に多少のバラつきが生じることが不可避の場合に有効である。

【0053】

なお図2 (C) の駆動用素子の3つのトランジスタについては、電流データ入力時と出力時において、電流の向きが反転することがない。そこで図2 (C) の回路は、図1の例と比較して、より高性能な電流データ増幅を期待できる。

【0054】

図 2 (D) は、駆動用素子を n チャンネル型のトランジスタで構成し、電流の向きは図 1 の場合と同じという一例である。

【0055】

図 2 (D) は駆動用素子を 3 つのトランジスタで構成している。図 2 (A) の電流データ増幅回路は、駆動用素子 15 以外に、第 1 スイッチ 12、第 2 スイッチ 13、第 3 スイッチ 14、第 4 スイッチ 18 を有する。第 1 スイッチ 12、第 2 スイッチ 13、第 3 スイッチ 14、第 4 スイッチ 18 が、駆動用素子に備えられた複数のトランジスタに、並列接続状態と直列接続状態とをとらせる手段に相当する。

【0056】

図 2 (D) において、21 は電流データ入力線、22 は出力線、23 は高電位電源線、24 は第 1 制御線、25、26 は第 2 制御線である。

【0057】

第 1 スイッチ 12、第 2 スイッチ 13、第 3 スイッチ 14、第 4 スイッチ 18 は、電流データの入力時と出力時において次のように制御する。電流データの入力時には、第 1 スイッチ 12 と第 2 スイッチ 13 をオフにし、第 3 スイッチ 14、第 4 スイッチ 18 をオンにする。逆に電流データの出力時には、第 1 スイッチ 12 と第 2 スイッチ 13 をオンにし、第 3 スイッチ 14、第 4 スイッチ 18 をオフにする。その結果、電流データ入力時には駆動用素子の 3 つのトランジスタ 15a、15b、15c に直列状態で電流が流れ、電流データ出力時には駆動用素子の 3 つのトランジスタ 15a、15b、15c に並列状態で電流が流れる。

【0058】

図 2 (D) の駆動用素子の 3 つのトランジスタが、各々電気的特性が等しい場合には、出力電流は入力電流の 9 倍の大きさとなる。一般に駆動用素子が n 個の電気的特性が等しいトランジスタよりなる場合には、出力電流は入力電流の n^2 倍の大きさとなる。

【0059】

ただし駆動用素子の 3 つのトランジスタが、各々電気的特性が多少のバラつきをもっていると、出力電流は入力電流の 9 倍の大きさから前記バラつきに対応し

て若干ズレを生じる。もっとも、このズレの大きさは図3のカレントミラー回路を使用した場合に比較すれば、小さなものとなる。従って本発明の電流データ増幅回路は、トランジスタの電气的特性に多少のバラつきが生じることが不可避の場合に有効である。

【0060】

なお図2(D)の駆動用素子の3つのトランジスタについては、各々ソースとドレインは対称形であることが望ましい。トランジスタ15bは、電流データ入力時と出力時において、電流の向きが反転するためである。もっとも、一般的に本発明の電流データ増幅回路が、ソースとドレインが対称形であることを要求するわけではないのは勿論である。

【0061】

以上図2(A)～(D)では、駆動用素子を2或いは3個のトランジスタで構成する場合で、本発明の電流データ増幅回路の代表的な例を示した。ただし当然ながら、本発明の電流データ増幅回路は、駆動用素子を4個以上のトランジスタで構成してもよい。

【0062】

また制御線の本数は何本でもよいし、どのスイッチの制御線を共通化してもよい。例えば図2(C)では、第1スイッチ12と第4スイッチ18を第1制御線24で制御し、第2スイッチ13と第3スイッチ14を第2制御線25で制御している。しかし、第1スイッチ12と第3スイッチ14を第1制御線24で制御し、第2スイッチ13と第4スイッチ18を第2制御線25で制御してもよい。さらに、新たに第3スイッチ14の制御用に第3制御線を、第4スイッチ18の制御用に第4制御線を設けて、各スイッチを独立に制御してもよい。反対に、第1スイッチ12～第4スイッチ18を第1制御線24一本で制御するようにしてもよい。(もっとも、適宜いくつかのスイッチの極性を反転させる等、調節は必要である。)

【0063】

さらに図1、図2(A)～(D)の各要素を、種々組合わせて利用することも可能である。例えば、図2(B)のように駆動用素子を2個のトランジスタで構

成する場合で、図 2 (D) のように n チャネルトランジスタを用いてもよい。あるいは、駆動用素子のトランジスタを図 2 (C) のような接続構成にしつつ、図 2 (A) のように電流の向きを反転させるようにしてもよい。他の要素の組合わせについても同様である。駆動用素子を 4 個以上のトランジスタで構成する場合でも、同様である。

【0064】

本発明の電流データ増幅回路は、別にトランジスタやその他の素子、回路を付加して利用してもよい。

【0065】

(実施の形態 3)

以下では図 4 のトランジスタの特性曲線を用いて、本発明の電流データ増幅回路の動作と効果について説明する。効果を端的に捉えられるように、図 4 (A) ではキャリア移動度のバラつきが大きい例を挙げ、図 4 (B) ではしきい電圧値のバラつきが大きい例を挙げている。

【0066】

説明を簡単にするため、駆動用素子を構成するトランジスタに個数が、2 個の場合を例に説明する。具体的な電流データ増幅回路の構成は、図 2 (B) のとおりであるとする。ただし図 4 では便宜上、正負の向きを n チャネル型基準で設定してある。(トランジスタが p チャネル型のときは、正負が入替わる点に注意。) また図 4 のトランジスタの特性曲線は、簡単にするため理想的なものとしてあり、実際のトランジスタとは若干の差異がある。例えば、図 4 ではチャネル長変調はゼロとしてある。

【0067】

トランジスタのソース電位を基準として、ゲート電位を V_g 、ドレイン電位を V_d 、ソースドレイン間に流れる電流を I_d とする。図 4 (A) (B) において、曲線 803 ~ 806 等は、ある一定のゲート電位 V_g 下における I_d - V_d 特性曲線である。太実曲線 801 は、駆動用素子を構成する 2 個のトランジスタの一方について、ゲートとドレインを短絡することにより V_g と V_d とを等しくした条件下での、 I_d - V_d 変化を示したものである。すなわち、太実曲線 801 には、該ト

ランジスタ固有の電气的特性（電界効果移動度、しきい電圧値）が反映されている。同様に、太破曲線 802 は、駆動用素子を構成する他の一方のランジスタについて、ゲートとドレインを短絡することにより V_g と V_d とを等しくした条件下での、 I_d - V_d 変化を示したものである。

【0068】

図 4 (A) (B) は、駆動用素子を構成する 2 個のランジスタが各々異なった電气的特性をもっている場合に、本発明の構成である「直列並列切替」により、出力電流がどうなるかを、図的に調べたものである。図 4 (A) は該 2 個のランジスタ間において、特に電界効果移動度の違いが大きい場合の例である。よって太実曲線 801 と太破曲線 802 とは曲率の差が大きくなっている。図 4 (B) は該 2 個のランジスタ間において、特にしきい電圧値の違いが大きい場合の例である。よって太実曲線 801 と太破曲線 802 は起点位置（ $I_d=0$ の点）の差が大きくなっている。結論としては、各場合で出力電流は、807 の三角矢印の長さで示されるとおりとなる。これについて、以下に簡単に説明する。

【0069】

まず図 4 (A) の場合を説明する。その中でも最初に、ランジスタ 15a、15b の特性曲線として、いずれも等しく、太実曲線 801 が対応する場合を考える。

【0070】

データ電流書込み時には、図 2 (B) の第 1 スイッチ 12 ~ 第 2 スイッチ 13 がオフとなり、第 3 スイッチ 14 がオンとなる。第 3 スイッチ 14 がオンとなることから、駆動用素子を構成するランジスタ 15a では、ゲートとドレインが短絡される。よってランジスタ 15a の動作点は、太実曲線 801 上の点であり、入力データ電流値 I_{in} により決まる一点である。いま、該動作点を実曲線 803 と太実曲線 801 の交点としておく。

【0071】

一方ランジスタ 15b は、データ電流書込み時では非飽和領域動作である。ランジスタ 15b のドレイン電圧 V_d は、ランジスタ 15b のゲート電圧 V_g からランジスタ 15a のドレイン電圧 V_d を差引いたものに等しいので、トラ

ンジスタ 15 b の動作点が実曲線 805 上のデータ電流値 I_{in} により決まる点であるとすれば、横方向の 2 つの矢印実線の長さは等しい。

【0072】

電流出力時には、図 2 (B) の第 1 スイッチ 12 ~ 第 2 スイッチ 13 がオンとなり、第 3 スイッチ 14 がオフとなる。第 3 スイッチ 14 がオフとなることから、トランジスタ 15 a、15 b のゲート電位は、データ電流書込み時のままで保持される。その結果データ電流出力時には、トランジスタ 15 a、15 b は共にゲート電圧 V_g が、データ電流書込み時におけるトランジスタ 15 a、15 b の各ドレイン電圧 V_d の和となる。そして電流出力時には、トランジスタ 15 a、15 b は飽和領域で動作する。従ってトランジスタ 15 a、15 b 共に、動作点は実曲線 805 と太実曲線 801 の交点となる。すなわちトランジスタ 15 a、15 b は各々、807 の三角矢印実線の長さ分の電流を流す。そしてトランジスタ 15 a と 15 b は並列接続状態であるから、出力電流 I_{out} は 807 の三角矢印実線の長さの 2 倍分の大きさとなる。

【0073】

続いて図 4 (A) の場合で、トランジスタ 15 a の特性曲線として太実曲線 801 が対応し、15 b の特性曲線として太破曲線 802 が対応する場合を考える。

【0074】

データ電流書込み時には、図 2 (B) の第 1 スイッチ 12 ~ 第 2 スイッチ 13 がオフとなり、第 3 スイッチ 14 がオンとなる。第 3 スイッチ 14 がオンとなることから、駆動用素子を構成するトランジスタ 15 a では、ゲートとドレインが短絡される。よってトランジスタ 15 a の動作点は、太実曲線 801 上の点であり、入力データ電流値 I_{in} により決まる一点である。いま、該動作点を実曲線 803 と太実曲線 801 の交点としておく。

【0075】

一方トランジスタ 15 b は、データ電流書込み時では非飽和領域動作である。トランジスタ 15 b のドレイン電圧 V_d は、トランジスタ 15 b のゲート電圧 V_g からトランジスタ 15 a のドレイン電圧 V_d を差引いたものに等しいので、トラ

ンジスタ 15 b の動作点が実曲線 806 上の入力データ電流値 I_{in} により決まる点であるとすれば、横方向の 2 つの矢印二点鎖線の長さは等しい。

【0076】

電流出力時には、図 2 (B) の第 1 スイッチ 12 ~ 第 2 スイッチ 13 がオンとなり、第 3 スイッチ 14 がオフとなる。第 3 スイッチ 14 がオフとなることから、トランジスタ 15 a、15 b のゲート電位は、データ電流書込み時のままで保持される。その結果データ電流出力時には、トランジスタ 15 a、15 b は共にゲート電圧 V_g が、データ電流書込み時におけるトランジスタ 15 a、15 b の各ドレイン電圧 V_d の和となる。そして電流出力時には、トランジスタ 15 a、15 b は飽和領域で動作する。従ってトランジスタ 15 b の動作点は二点鎖線 806 と太破曲線 802 の交点となり、トランジスタ 15 a の動作点は他方の二点鎖線と太実曲線 801 の交点となる。そしてトランジスタ 15 a と 15 b は並列接続状態であるから結局、出力電流 I_{out} は 807 の三角矢印二点鎖線の長さの 2 倍分の大きさとなる。

【0077】

同様に図 4 (A) の場合で、トランジスタ 15 a、15 b の特性曲線として、共に太破曲線 802 が対応する場合には、出力電流 I_{out} は 807 の三角矢印破線の長さの 2 倍分の大きさとなる。図 4 (A) の場合で、トランジスタ 15 a の特性曲線として太破曲線 802 が対応し、15 b の特性曲線として太実曲線 801 が対応する場合には、出力電流 I_{out} は 807 の三角矢印一点鎖線の長さの 2 倍分の大きさとなる。

【0078】

以上、本発明の実施例である図 2 (B) の電流データ増幅回路について、図 4 (A) の場合での出力電流 I_{out} の大きさを述べた。出力電流 I_{out} は 807 の各矢印の長さに相当する程度のバラつきがある。

【0079】

このバラつきと比較するため、図 3 の電流データ増幅回路における出力電流 I_{out} のバラつきについて 808 に示す。図 4 (A) の 808 は図 3 のカレントミラーのトランジスタ 512 または 513 ~ 514 の電気的特性が、図 4 (A) の

太実曲線 801 または太破曲線 802 とした場合の出力電流 I_{out} である。

【0080】

図 4 (A) の 807 と 808 の各矢印の長さを比較すると、807 の方がバラつきは明らかに小さくなっていることが判る。よって本発明の実施例である図 2 (B) の電流データ増幅回路は、図 3 の電流データ増幅回路よりも出力電流 I_{out} のバラつきは小さい。

【0081】

次に図 4 (B) の場合を説明する。図 4 (B) も図 4 (A) の場合と全く同様に扱うことができる。本発明の実施例である図 2 (B) の電流データ増幅回路における、トランジスタ 15a、15b の特性曲線として、共に太実曲線 801 が対応する場合には、出力電流 I_{out} は 807 の三角矢印実線の長さの 2 倍分の大きさとなる。トランジスタ 15a の特性曲線として太実曲線 801 が対応し、15b の特性曲線として太破曲線 802 が対応する場合には、出力電流 I_{out} は 807 の三角矢印二点鎖線の長さの 2 倍分の大きさとなる。トランジスタ 15a、15b の特性曲線として、共に太破曲線 802 が対応する場合には、出力電流 I_{out} は 807 の三角矢印破線の長さの 2 倍分の大きさとなる。トランジスタ 15a の特性曲線として太破曲線 802 が対応し、15b の特性曲線として太実曲線 801 が対応する場合には、出力電流 I_{out} は 807 の三角矢印一点鎖線の長さの 2 倍分の大きさとなる。

【0082】

よって図 4 (B) の場合、本発明の実施例である図 2 (B) の電流データ増幅回路の出力電流 I_{out} の大きさは、807 の各矢印の長さに相当する程度のバラつきがある。

【0083】

他方図 3 の電流データ増幅回路における出力電流 I_{out} のバラつきについては、808 の各矢印の長さで示される。図 4 (B) の 808 は図 3 のカレントミラーのトランジスタ 512 または 513～514 の電気的特性が、図 4 (B) の太実曲線 801 または太破曲線 802 とした場合の出力電流 I_{out} である。

【0084】

図4 (B) の807と808の各矢印の長さを比較すると、やはり807の方がバラつきは小さくなっていることが判る。よって本発明の実施例である図2 (B) の電流データ増幅回路は、図3の電流データ増幅回路よりも出力電流 I_{out} のバラつきは小さい。

【0085】

この実施の形態3では、駆動用素子を構成するトランジスタの個数 n が2の場合を例に、本発明の効果を説明した。同様の事情は、駆動用素子を構成するトランジスタの個数 n が3以上の場合においても成立する。ただし駆動用素子を構成するトランジスタの個数 n が大きくなるほど、TFT特性バラつきが及ぼす影響の低減効果は弱くなる傾向がある。もっとも、 n が大きくなるほど電流の増幅比率は大きくすることができるので、用途により n の最適値は異なることになる。

【0086】

また、実施の形態3では、トランジスタ特性を理想的なものとみなしているほか、寄生抵抗や直列に接続したトランジスタのオン抵抗等も無視しているが、実際には多少これらの影響が現れる。しかし勿論、本発明の電流データ増幅回路が、出力電流バラつき抑制に有効であることに変わりはない。

【0087】

(実施の形態4)

実施の形態4では、本発明の電流データ増幅回路を利用した電子機器等を、いくつか例示する。

【0088】

本発明の電流データ増幅回路を搭載した電子機器として、モニター、ビデオカメラ、デジタルカメラ、ゴーグル型ディスプレイ（ヘッドマウントディスプレイ）、ナビゲーションシステム、音響再生装置（オーディオコンポ、カーオーディオ等）、ノート型パーソナルコンピュータ、ゲーム機器、携帯情報端末（モバイルコンピュータ、携帯電話、携帯型ゲーム機または電子書籍等）、記録媒体を備えた画像再生装置（具体的にはDigital Versatile Disc(DVD)等の記録媒体を再生し、その画像を表示しうるディスプレイを備えた装置）などが挙げられる。

それら電子機器の具体例を図5に示す。

【0089】

図5(A)はモニターである。この例は筐体2001、支持台2002、表示部2003、スピーカー部2004、ビデオ入力端子2005等を含んでいる。本発明の電流データ増幅回路は表示部2003やスピーカー部2004を制御するIC(集積回路)、ビデオ信号を処理するIC、あるいはシステム回路等に用いることができる。特に本発明の電流データ増幅回路をポリシリコンTFTで作成すれば、表示部2003の基板上に直に形成して用いることもできる。なおモニターには、パソコン用、TV放送受信用、広告表示用などのすべての情報表示装置が含まれる。

【0090】

図5(B)はデジタルスチルカメラである。この例は本体2101、表示部2102、受像部2103、操作キー2104、外部接続ポート2105、シャッター2106等を含んでいる。本発明の電流データ増幅回路は表示部2102や受像部2103を制御するIC(集積回路)、ビデオ信号を処理するIC、あるいはシステム回路等に用いることができる。特に本発明の電流データ増幅回路をポリシリコンTFTで作成すれば、表示部2003の基板上に直に形成して用いることもできる。

【0091】

図5(C)はノート型パーソナルコンピュータである。この例は本体2201、筐体2202、表示部2203、キーボード2204、外部接続ポート2205、ポインティングマウス2206等を含んでいる。本発明の電流データ増幅回路は表示部2203を制御するIC(集積回路)、ビデオ信号を処理するIC、あるいはシステム回路等に用いることができる。特に本発明の電流データ増幅回路をポリシリコンTFTで作成すれば、表示部2003の基板上に直に形成して用いることもできる。

【0092】

図5(D)はモバイルコンピュータである。この例は本体2301、表示部2302、スイッチ2303、操作キー2304、赤外線ポート2305等を含ん

でいる。本発明の電流データ増幅回路は表示部 2 3 0 2 を制御する I C（集積回路）、ビデオ信号を処理する I C、あるいはシステム回路等に用いることができる。特に本発明の電流データ増幅回路をポリシリコン T F T で作成すれば、表示部 2 0 0 3 の基板上に直に形成して用いることもできる。

【0 0 9 3】

図 5（E）は記録媒体を備えた携帯型の画像再生装置（具体的には D V D 再生装置）である。この例は本体 2 4 0 1、筐体 2 4 0 2、表示部 A 2 4 0 3、表示部 B 2 4 0 4、記録媒体（D V D 等）読み込み部 2 4 0 5、操作キー 2 4 0 6、スピーカー部 2 4 0 7 等を含んでいる。本発明の電流データ増幅回路は、表示部 A 2 4 0 3、表示部 B 2 4 0 4 を制御する I C（集積回路）、ビデオ信号を処理する I C、あるいはシステム回路等に用いることができる。特に本発明の電流データ増幅回路をポリシリコン T F T で作成すれば、表示部 2 0 0 3 の基板上に直に形成して用いることもできる。なお、記録媒体を備えた画像再生装置には家庭用ゲーム機器なども含まれる。

【0 0 9 4】

図 5（F）はゴーグル型ディスプレイ（ヘッドマウントディスプレイ）である。この例は本体 2 5 0 1、表示部 2 5 0 2、アーム部 2 5 0 3 等を含んでいる。本発明の電流データ増幅回路は表示部 2 5 0 2 を制御する I C（集積回路）、ビデオ信号を処理する I C、あるいはシステム回路等に用いることができる。特に本発明の電流データ増幅回路をポリシリコン T F T で作成すれば、表示部 2 0 0 3 の基板上に直に形成して用いることもできる。

【0 0 9 5】

図 5（G）はビデオカメラである。この例は本体 2 6 0 1、表示部 2 6 0 2、筐体 2 6 0 3、外部接続ポート 2 6 0 4、リモコン受信部 2 6 0 5、受像部 2 6 0 6、バッテリー 2 6 0 7、音声入力部 2 6 0 8、操作キー 2 6 0 9 等を含んでいる。本発明の電流データ増幅回路は表示部 2 6 0 2 を制御する I C（集積回路）、ビデオ信号を処理する I C、あるいはシステム回路等に用いることができる。特に本発明の電流データ増幅回路をポリシリコン T F T で作成すれば、表示部 2 0 0 3 の基板上に直に形成して用いることもできる。

【0096】

図5（H）は携帯電話である。この例は本体2701、筐体2702、表示部2703、音声入力部2704、音声出力部2705、操作キー2706、外部接続ポート2707、アンテナ2708等を含んでいる。本発明の電流データ増幅回路は表示部2703を制御するIC（集積回路）、ビデオ信号を処理するIC、あるいはシステム回路等に用いることができる。特に本発明の電流データ増幅回路をポリシリコンTFTで作成すれば、表示部2003の基板上に直に形成して用いることもできる。

【0097】

本発明の適用範囲は極めて広く、上記の例に限らず、あらゆる分野の電子機器等に使用することが可能である。

【0098】

【発明の効果】

本発明は電流データ増幅回路において、駆動用素子を複数のトランジスタにより構成する。その上で、データ電流を読み込むときには該複数のトランジスタを直列接続状態にし、電流を出力するときには該複数のトランジスタを並列接続状態にする。このように、駆動用素子を構成する複数のトランジスタの接続状態を、直列または並列と適宜切替えることを特徴とする。その結果、次のような効果が生じる。

【0099】

まず、同一電流データ増幅回路内の駆動用素子を構成する複数のトランジスタ間にさえバラつきがなければ、出力電流 I_{out} がバラついてしまうという、重大な欠陥は回避することができる。すなわち、相異なる電流データ増幅回路に設置されるトランジスタの電気的特性は、同サイズのトランジスタであっても、基板全体にわたって観察すると、かなりのバラつきをもつことがある。しかし基板上の相異なる電流データ増幅回路に、このバラつきが出力電流 I_{out} として反映されてしまうことは防止することができる。ただし、図3のようなカレントミラーを用いた場合においても、同一電流データ増幅回路内のカレントミラーのトランジスタさえバラつきがなければ、基板全体で出力電流 I_{out} がバラつくのを防止

することができる。この点で本発明は、図3のようなカレントミラーを用いた電流データ増幅回路の場合と同様の効果を有する。

【0100】

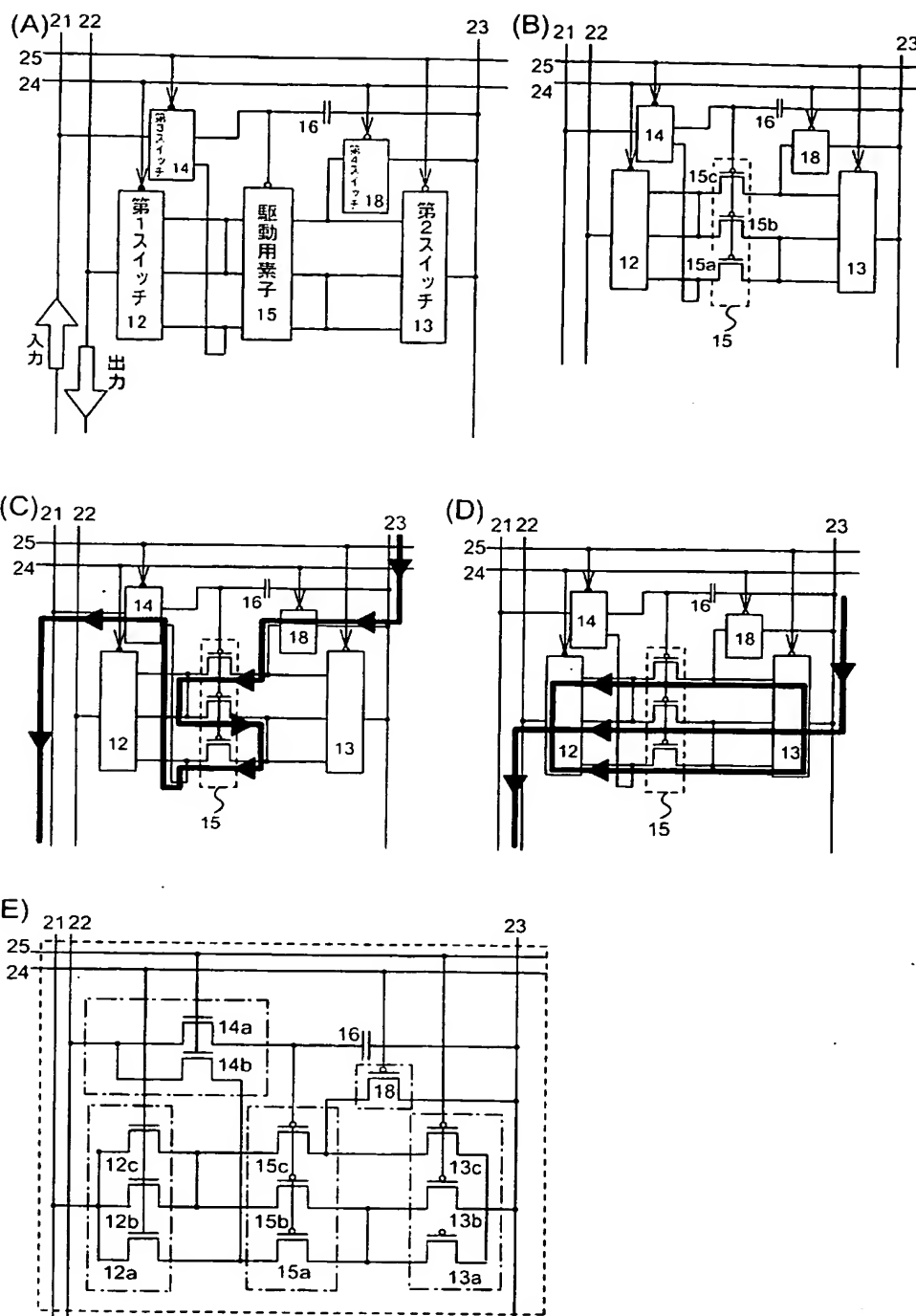
しかし、図3のようなカレントミラーを用いた場合、同一電流データ増幅回路内のカレントミラーのトランジスタ間にバラつきが存在してしまうと、結局出力電流 I_{out} が異なる電流データ増幅回路間でバラついてしまうのを防止することができなくなる。その点、本発明の場合では、同一電流データ増幅回路内の駆動用素子を構成する複数のトランジスタ間にバラつきが存在しても、その影響は小さく抑制されるため、実用上問題となるほど電流データ増幅回路間で出力電流がバラついてしまうことは防止することができる。

【図面の簡単な説明】

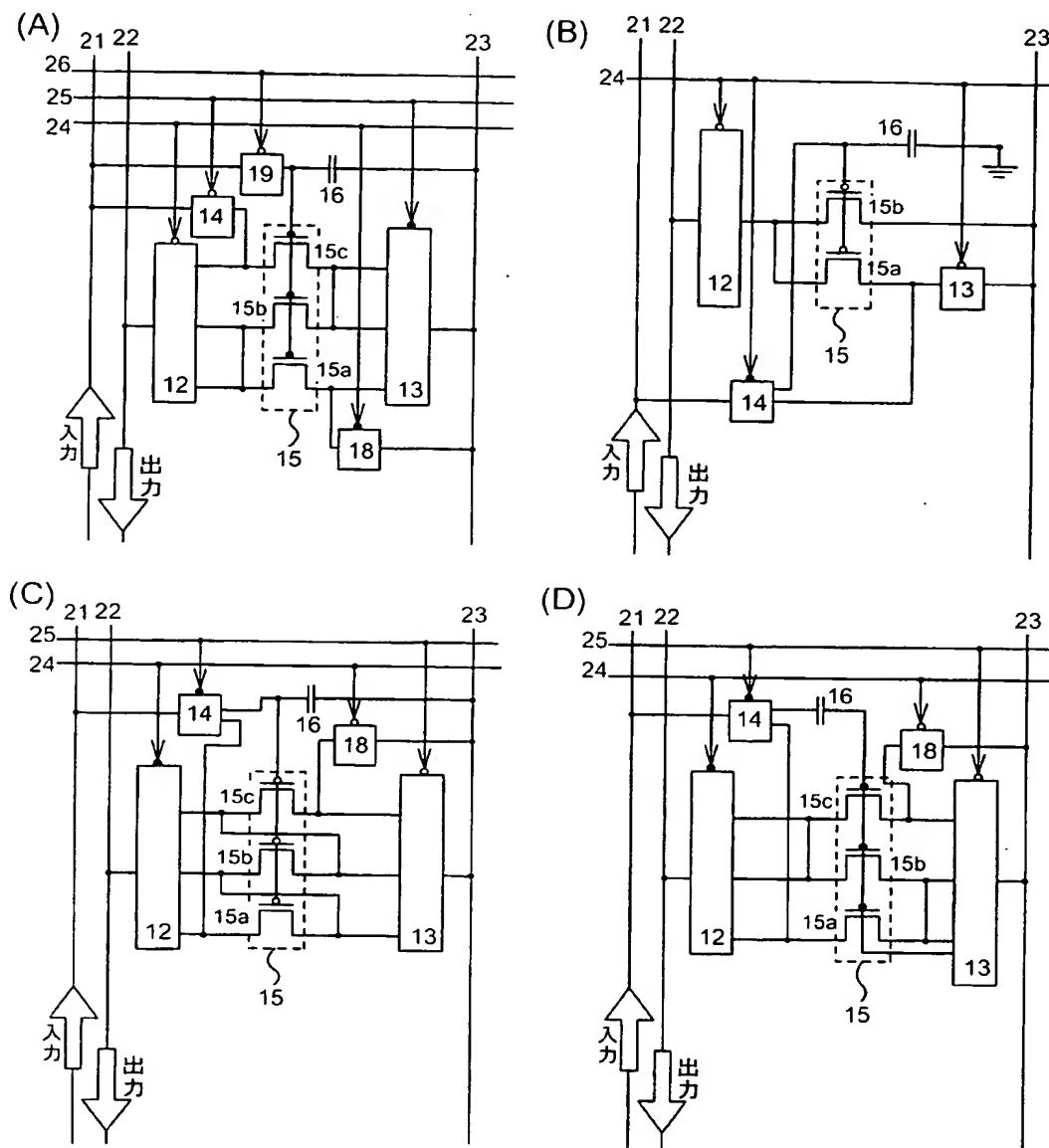
- 【図1】 本発明の電流データ増幅回路の例を示す図。
- 【図2】 本発明の電流データ増幅回路の例を示す図。
- 【図3】 電流データ増幅回路の例を示す図。
- 【図4】 駆動用素子を構成するトランジスタの特性を示す図。
- 【図5】 本発明の電流データ増幅回路を利用した電子機器の例を示す図。

【書類名】 図面

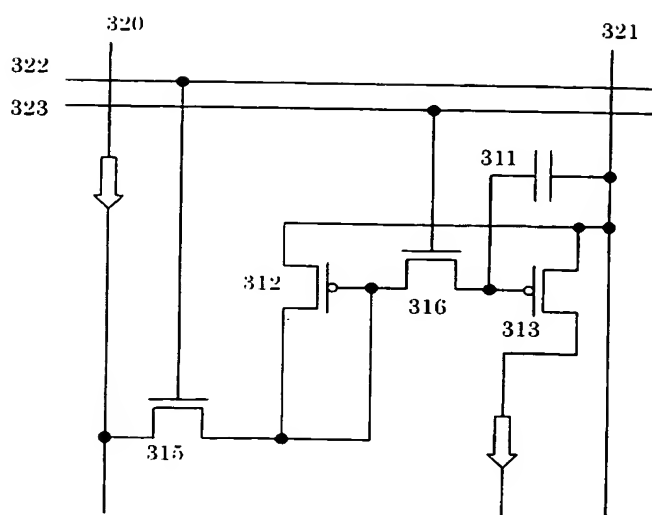
【図 1】



【図 2】

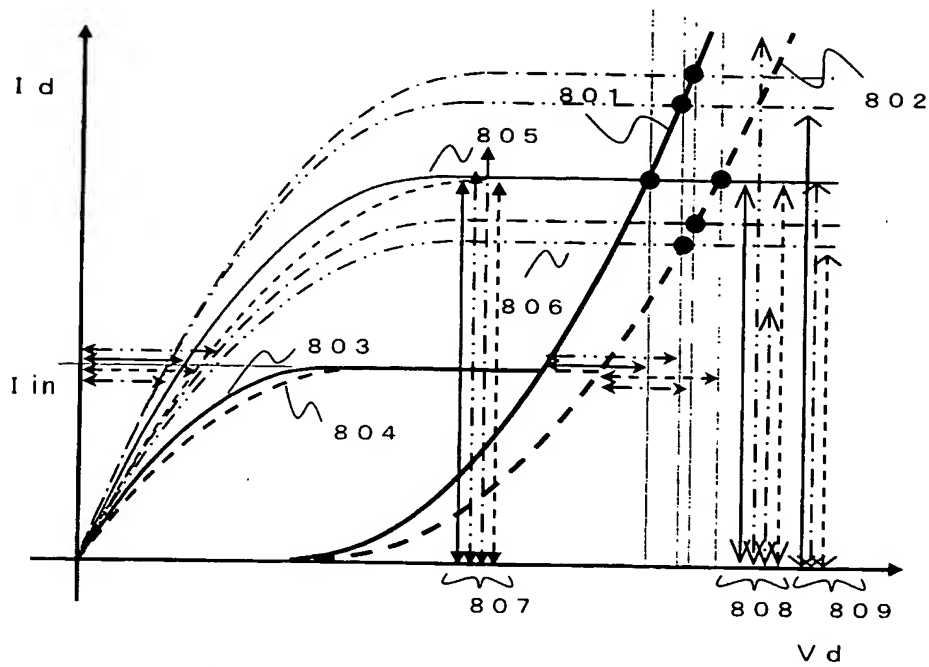


【図 3】

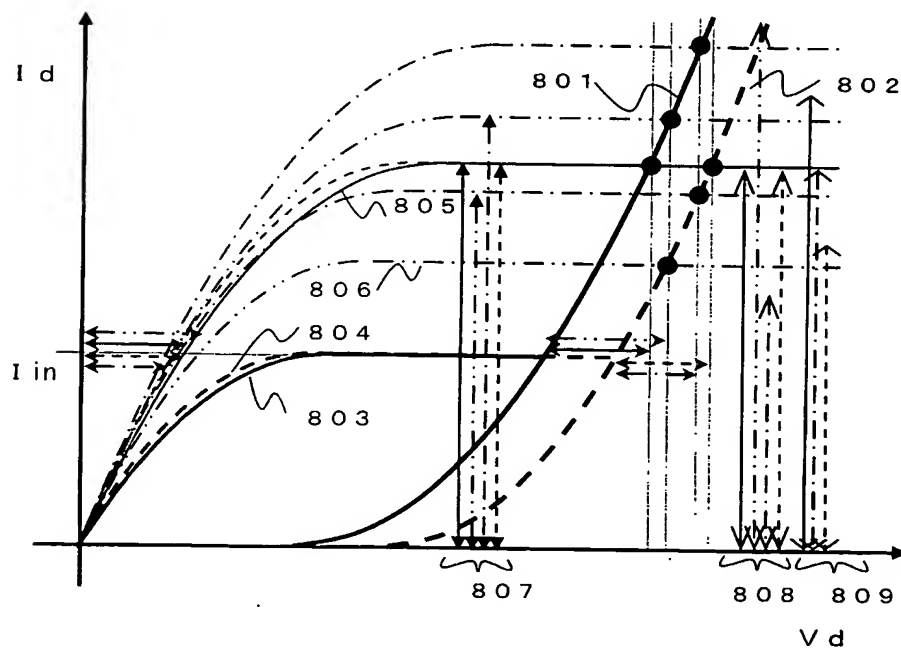


【図 4】

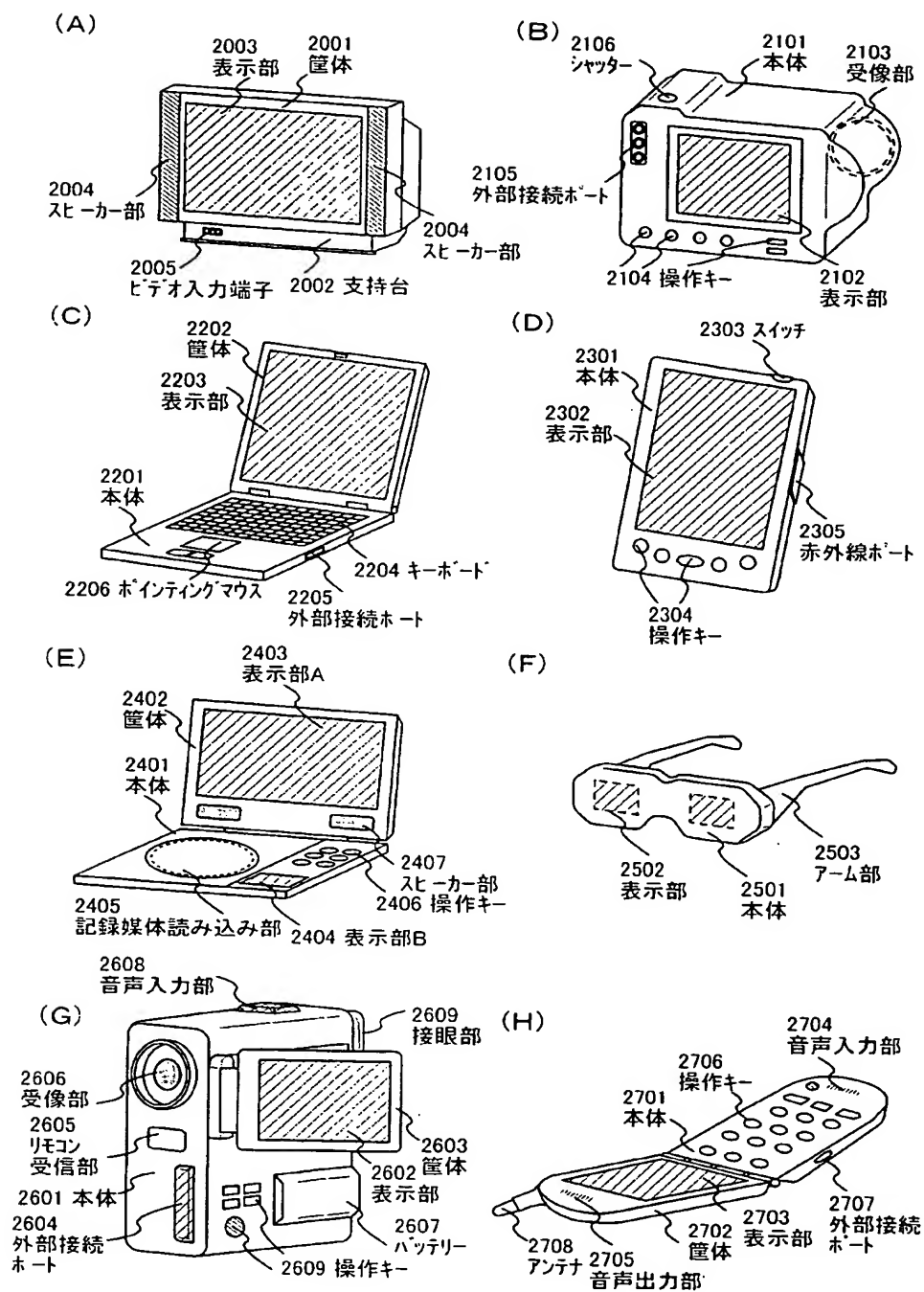
(A) キャリヤ移動度のばらつきが大きい例



(B) しきい値のばらつきが大きい例



【図 5】



【書類名】 要約書

【要約】

【課題】 電気的特性のバラつきが大きいトランジスタを使用しても、出力電流値が正確となるような、電流データ増幅回路を提供する。

【解決手段】 駆動用素子たる複数のトランジスタを、電流入力時には直列接続状態とし、電流出力時には並列接続状態として、利用することを特徴とする。これにより、駆動用素子たる複数のトランジスタにバラつきがあっても、出力電流値に該バラつきが反映されてしまうのを大幅に抑制する。

【選択図】 図 2

特願 2 0 0 2 - 3 8 2 6 3 6

出 願 人 履 歴 情 報

識別番号

[0 0 0 1 5 3 8 7 8]

1. 変更年月日

1 9 9 0 年 8 月 1 7 日

[変更理由]

新規登録

住 所

神奈川県厚木市長谷 3 9 8 番地

氏 名

株式会社半導体エネルギー研究所